

(19) RÉPUBLIQUE FRANÇAISE  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
PARIS

(11) N° de publication :  
(à n'utiliser que pour les  
commandes de reproduction)

2 674 647

(21) N° d'enregistrement national :

91 03903

(51) Int Cl<sup>5</sup> : G 06 F 7/00, 15/22

(12)

## DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 29.03.91.

(30) Priorité :

(71) Demandeur(s) : WIDMER Michel, Jean, François,  
Marie — FR.

(43) Date de la mise à disposition du public de la  
demande : 02.10.92 Bulletin 92/40.

(56) Liste des documents cités dans le rapport de  
recherche : Se reporter à la fin du présent fascicule.

(60) Références à d'autres documents nationaux  
apparentés :

(72) Inventeur(s) : WIDMER Michel, Jean, François, Marie.

(73) Titulaire(s) :

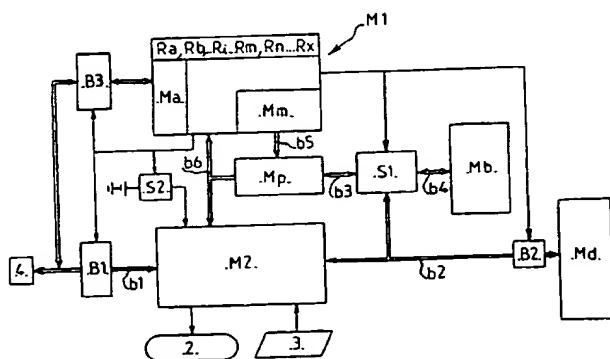
(74) Mandataire : Cabinet Weinstein.

(54) Appareil formant chèquier électronique pour transactions financières et procédé d'utilisation d'un tel appa-  
reil.

(57) L'invention concerne un appareil formant chèquier électronique pour transactions financières.

L'appareil est du type comprenant un boîtier portant un clavier (3), un dispositif d'affichage (2) et un dispositif connecteur (4) et enferme un système micro-ordinateur comprenant un dispositif logique et arithmétique et exerçant un contrôle du caractère licite des transactions. L'appareil est caractérisé en ce qu'il comprend des moyens de désactivation (S2) du dispositif logique et arithmétique (M2), à la suite d'un résultat de contrôle négatif, un dispositif (B3) de réactivation activable à la suite d'un tel constat, inaccessible aux personnes ne possédant pas l'information de clé de réactivation.

L'invention est utilisable pour des transactions commerciales tel que l'achat ou la vente d'un produit ou service.



L'invention concerne un appareil formant chèque électronique pour réaliser des transactions financières, du type comprenant un boîtier portant un clavier notamment alpha-numérique et un dispositif d'affichage ainsi qu'un dispositif connecteur pour le raccordement à un autre appareil ou terminal de transactions financières, et enfermant un dispositif micro-ordinateur comprenant un dispositif logique et arithmétique exécutant sous la commande d'un programme les opérations relatives aux transactions et impliquant un contrôle notamment de l'identité de l'utilisateur et du solde transférable, une mémoire de programmes stockant le programme à exécuter par le dispositif logique et arithmétique et une mémoire de données dans laquelle sont stockées les données relatives notamment au solde transférable et aux transactions financières déjà effectuées et en train d'exécution.

10 L'invention concerne aussi un procédé d'utilisation de l'appareil selon l'invention.

Des appareils connus du type précité présentent l'inconvénient majeur que la protection notamment contre leur utilisation frauduleuse est insuffisante.

La présente invention a pour but de proposer un appareil formant chèque électronique qui pallie cet inconvénient des appareils connus.

25 Pour atteindre ce but l'appareil formant chèquier électronique selon l'invention et caractérisé en ce qu'il comprend des moyens de désactivation du dispositif logique et arithmétique, à la suite d'un résultat de contrôle négatif, un dispositif de réactivation activable à la suite d'un tel constat et qui comporte un moyen comparateur et des moyens de mémoire associés à ce comparateur, inaccessibles à un utilisateur de l'appareil et adaptés pour stocker une clé de réactivation du dispositif logique et arithmétique, ainsi que des moyens d'interface d'entrée permettant au moyen comparateur de

comparer la clé de réactivation stockée à une information externe, les moyens comparateurs produisant un signal de réactivation du dispositif logique et arithmétique lorsque l'information externe est identique à la clé de  
5 réactivation.

Le procédé d'utilisation de l'appareil selon l'invention est caractérisé en ce que la clé de réactivation de l'appareil est inscrite dans la mémoire de réactivation par un agent initialisateur de l'appareil,  
10 qui donne celui-ci après son initialisation au titulaire utilisateur, et que la réactivation de l'appareil est effectuée par l'agent initialisateur qui applique l'information de réactivation externe au dispositif connecteur.

15 L'invention sera mieux comprise, et d'autres buts, caractéristiques, détails et avantages de celle-ci apparaîtront plus clairement au cours de la description explicative qui va suivre faite en référence aux dessins schématiques annexés donnés uniquement à titre d'exemple  
20 illustrant un mode de réalisation de l'invention, et dans lequel :

- La figure 1 est une vue schématique en perspective d'un appareil formant chèquier électronique selon la présente invention ;
- la figure 2 montre sous forme d'un schéma bloc le schéma électrique de l'appareil selon la figure 1 ;
- la figure 3 donne l'organigramme de la séquence d'initialisation des registres de contrôle d'accès à l'appareil selon l'invention ;
- la figure 4 donne l'organigramme logique du processus de contrôle d'accès et d'inactivation de l'appareil selon l'invention ; et
- la figure 5 donne l'organigramme du processus de réactivation et de réinitialisation de l'appareil selon l'invention.

Comme le montre la figure 1, un appareil formant chèquier électronique, selon l'invention se présente sous forme d'un boîtier 1 de forme parallélépipédique, qui porte essentiellement un dispositif d'affichage 2, un clavier par exemple alpha-numérique 3 (seulement la zone du clavier est indiquée) et des moyens connecteurs 4 pour la connexion de l'appareil à un autre appareil du même type ou un terminal compatible, en vu d'une transaction financière par exemple du type s'effectuant dans le cadre de l'achat ou de la vente d'un produit ou du paiement d'un service. L'appareil est portable et est équipé d'une source d'énergie électrique par exemple logée dans un compartiment indiqué en 5, prévu dans le boîtier. Le dispositif d'affichage, le clavier de commande et le dispositif de raccordement font partie de l'interface d'un dispositif micro-ordinateur disposé à l'intérieur du boîtier et dont la structure est montrée sous forme d'un schéma bloc à la figure 2.

Selon cette figure, le dispositif micro-ordinateur comprend un premier microprocesseur M1 qui comporte notamment des registres internes  $R_a$  à  $R_x$ , une mémoire "matricielle" Mm, une mémoire d'algorithmes de cryptage et de décryptage Ma, un deuxième microprocesseur M2 auquel sont associés, comme dispositifs d'interface, le dispositif d'affichage 2, le clavier de commande 3 et les moyens connecteurs 4, une mémoire de programme Mp contenant le programme qu'exécute le microprocesseur M2 et une mémoire de données Md relative aux transactions financières réalisées auparavant et en cours d'exécution. Le microprocesseur M2 est relié par des bus b1 et b2 au dispositif connecteur 4 et à la mémoire de données Md.

Le dispositif micro-ordinateur comprend encore une mémoire bibliothèque de stockage de sous-programmes ou microprogrammes constituant les éléments qui constituent le menu du dispositif micro-ordinateur et dont les

paramètres se trouvent dans la mémoire matricielle Mm. Le dispositif micro-ordinateur comprend en outre un sélecteur S1 réalisé sous forme d'un multiplexeur bidirectionnel à trois états qui commute le bus de données et d'adresses b2 du microprocesseur M2 vers le bus b3 de la mémoire de programme Mp ou vers le bus b4 de la mémoire de bibliothèque de microprogrammes ou sous-programmes Mb. On constate en outre la présence de registres de communication B1 et B2 dans les bus b1 et b2, par l'intermédiaire desquels le microprocesseur M2 peut communiquer avec le dispositif connecteur 4 et la mémoire de données Md. Un deuxième sélecteur S2 formant office d'un interrupteur et formé par une bascule bistable est prévu pour contrôler l'alimentation en énergie du microprocesseur M2. Le dispositif comprend encore un registre spécifique B3 qui relie le microprocesseur M1 au dispositif connecteur 4.

Sur la figure 1, des lignes simples montrent des circuits de commande et de contrôle. On constate que les registres B1, B2 et B3 ainsi que les sélecteurs S1 et S2 sont commandés par le microprocesseur M1.

On décrira ci-après de façon plus détaillée les différents composants du dispositif micro-ordinateur qui vient d'être décrit.

Les registres internes  $R_a$  à  $R_x$  sont adaptés pour stocker des codes clé d'identification, de reconnaissance, de contrôle de codes d'accès, de définition des fonctionnalités et de destination de l'appareil. Certains registres tels que les registres  $R_a$ ,  $R_b$ ,  $R_m$  et  $R_n$  dont la fonction sera décrite plus loin sont accessibles au titulaire de l'appareil pour l'inscription par exemple d'une clé d'identification A d'un utilisateur tiers auquel le titulaire a donné la permission d'utiliser l'appareil, du code d'accès B du titulaire, du montant et du nombre d'opérations qui définissent les limites des opérations

permises à l'utilisateur précité. D'autres registres sont  
inaccessibles au titulaire de l'appareil et réservés  
exclusivement à des inscriptions du fabricant ou du  
distributeur de l'appareil qui est en général une  
5 institution bancaire appelée agent initialisateur. Dans le  
cadre de la présente invention, il est important que parmi  
les registres inaccessibles au titulaire ou à un  
utilisateur de l'appareil, figure un registre  
R<sub>i</sub> d'inscription d'une clé d'accès de réactivation ou  
10 réinitialisation de l'appareil. De façon générale, les  
registres internes sont utilisés pour les opérations de  
vérification de l'identité de l'utilisateur de l'appareil  
et du caractère autorisé des opérations. Le principe de  
ces opérations est connu en soi. Elles seront décrites  
15 plus en détail plus loin seulement dans la mesure où elles  
présentent certaines particularités dans le cadre de la  
présente invention ou nécessitent une description plus  
détaillée pour la compréhension de celle-ci.

Les algorithmes de criptage/décriptage contenus  
20 dans la mémoire Ma sont partiellement câblés et permettent  
au microprocesseur M1 d'identifier et de traiter les  
messages, de contrôler le fonctionnement de l'ensemble et  
assurer la protection au travers du microprocesseur M2.

La mémoire matricielle Mm contient les paramètres  
25 de programmation spécifique à la destination du  
dispositif, qui permettent au microprocesseur M1 de  
générer dans la mémoire de programmes Mp des programmes  
virtuels qui seront alors exécutés par le microprocesseur  
M2. La mémoire matricielle est structurée de façon à  
30 constituer une table de vérité.

La mémoire de données Md est adaptée pour  
mémoriser dans l'appareil l'historique des opérations ou  
transactions déjà effectuées, y compris des données  
constituant des accusés de réception des transactions  
effectuées, comparables aux talons des chèquiers  
35

habituels, et complétés par les relevés d'identité bancaire des personnes avec lesquelles ces transactions ont été effectuées. Cette mémoire contient le solde, c'est-à-dire le montant dont dispose le titulaire de l'appareil. Le titulaire ou utilisateur de l'appareil a seulement accès à cette mémoire pour demander la visualisation de son contenu sur l'afficheur 2. Il est donc exclu que le titulaire puisse accéder à la mémoire pour modifier son contenu. Cette modification est réservée à des personnes spécifiquement autorisées comme par exemple l'agent initialisateur.

Le microprocesseur M2 est adapté pour gérer l'afficheur 2, le clavier 3 et la mémoire de données Md via le registre B2. Il exécute les programmes générés par le microprocesseur M1 dans la mémoire Mp, le sélecteur S1 commutant, sous la commande du microprocesseur M1, le bus de données et d'adresses b2 du microprocesseur M2 vers la mémoire de programme Mp ou vers la bibliothèque des microprogrammes.

Le registre d'entrée/sortie B1 est un sérialisateur àsynchrone qui permet, sous le contrôle du microprocesseur M1, au microprocesseur M2 de communiquer avec l'extérieur au moyen du dispositif connecteur pouvant être du type galvanique ou opto-électronique.

Le registre B2 est un registre tampon du type "trois états" qui, commandé par le microprocesseur M1, contrôle l'accès du microprocesseur M2 à la mémoire de données Md.

Le registre B3 est un registre "série/parallèle" comportant un comparateur programmable, qui, placé en interface entre le connecteur 4 et le microprocesseur M1 n'est actif que pendant la période où le microprocesseur M1 est à l'état de "sommeil" à la suite d'un résultat négatif lors des contrôles ou vérifications de l'identité de l'utilisateur de l'appareil ou d'une transaction

financière non autorisée, comme il sera décrit plus loin. En réponse à la constatation d'une anomalie comme celle qui vient d'être invoquée, dans le déroulement d'une transaction ou de façon générale d'une opération 5 qu'effectue l'appareil, entraînant la mise en sommeil du chèquier électronique, la clé de réactivation de l'appareil est transférée du registre  $R_i$  du microprocesseur M1, dans une mémoire auxiliaire du registre comparateur programmable B3. Ce dernier est programmé pour comparer le 10 contenu de cette mémoire auxiliaire aux messages appliqués aux connecteurs 4. La constatation par le registre d'une concordance entre les données comparées conditionne le "réveil" du microprocesseur M1 et l'enclenchement de la 15 procédure de réactivation de l'appareil, de la manière qui sera décrite plus loin.

En se reportant à la figure 1, on décrira par la suite le principe de fonctionnement de l'appareil formant chèquier électronique selon l'invention. Cette description fait aussi apparaître la programmation sur laquelle est fondée le fonctionnement de l'appareil et la coopération 20 des composants essentiels de ce dernier.

Soit une fonction X sélectionnée à l'aide du clavier 3 parmi la multitude de fonctions que l'appareil est en mesure de réaliser. Le microprocesseur M2 identifie 25 la fonction et la transmet par le bus b6 au microprocesseur M1. Ce dernier analyse la fonction et sélectionne les paramètres d'exécution dans la mémoire matricielle Mm. Les paramètres sélectionnés sont transférés dans la mémoire de programmes Mp via le bus b5. 30 Le microprocesseur M1 initialise ensuite le microprocesseur M2 qui va alors exécuter le programme correspondant à la fonction X sous le contrôle dynamique du microprocesseur M1, au travers du sélecteur commutateur S1. Ce dernier commute le bus b2 du microprocesseur M2 35 entre les bus b3 et b4 respectivement de la mémoire de

programme Mp et de la mémoire de bibliothèque Mb, pour permettre au microprocesseur M2 d'accéder aux microprogrammes définis par les paramètres d'instruction contenus dans la mémoire de programme. Le microprocesseur 5 M2 matérialise l'exécution de la fonction par des messages transmis à l'afficheur 2 et visualisés celui-ci. Après l'exécution de la fonction, le programme est effacé de la mémoire de programme Mm par le microprocesseur M1.

En se référant aux figures 3 à 5, on décrira 10 plusieurs programmes spécifiques de l'invention, réalisables avec l'appareil proposé.

L'organigramme de la figure 3 concerne un cas d'utilisation où le titulaire de l'appareil autorise une autre personne à utiliser cet appareil. A cette fin le 15 titulaire inscrit dans un des registres  $R_a$  à  $R_x$  du microprocesseur M1, à savoir le registre  $R_a$ , la clé d'accès A allouée à l'utilisateur, la clé d'accès B du titulaire se trouvant dans un autre registre repéré par  $R_b$ . On inscrira également dans les registres appropriés 20 tels que des registres  $R_m$  et  $R_n$  les données qui définissent les opérations et les limites de celles-ci, dont l'exécution est autorisée à l'utilisateur. La figure 3 représente l'organigramme du programme d'initialisation 25 des clés d'accès A et B et des limites d'autorisation du dispositif en usage "délégué". Le logiciel spécifique de contrôle d'accès a deux niveaux.

A cette fin, le titulaire de l'appareil chèquier électronique inscrit à l'aide du clavier le code du programme moniteur pour lequel il souhaite inscrire les 30 données, à savoir le programme de délégation. Le déroulement des différentes opérations qu'implique cette programmation, se réalisant sous forme d'un dialogue entre l'appareil et le titulaire, ressort clairement de la figure 3. D'abord, les registres  $R_a$ ,  $R_m$ ,  $R_n$  destinés à 35 l'inscription respectivement de la clé A de l'utilisateur,

du montant de la somme que ce dernier est autorisé à prélever et du nombre d'opérations autorisé à cette fin sont remis à zéro. Puis le titulaire inscrit la clé A sur le clavier, après avoir été invité par l'appareil. Cette clé est visualisée. Ensuite le titulaire inscrit le montant autorisé et le nombre d'opérations à effectuer, après avoir été invité chaque fois par l'appareil par l'intermédiaire de l'afficheur 2. Ces données seront chargées dans le registre  $R_m$  et  $R_n$ . Puis l'appareil demande l'inscription de la clé B qui est celle du titulaire. Après l'inscription de la clé B et ensuite la visualisation des clés A et B celles-ci sont chargées dans les registres  $R_a$  et  $R_b$  la programmation de l'appareil pour l'usage "délégué" prend fin avec renvoi la au programme moniteur.

La figure 4 illustre sous forme d'un organigramme la désactivation de l'appareil, c'est-à-dire son verrouillage à la suite de la constatation d'une anomalie, lors des opérations de vérification qu'effectue l'appareil au cours de l'exécution d'une fonction ou d'un programme. L'organigramme de la figure 4 montre cette désactivation de l'appareil pour le cas où une des clés A ou B que l'utilisateur ou le titulaire de l'appareil a inscrites à l'aide du clavier dans le cadre de l'exécution par exemple d'une transaction financière n'est pas identique à la clé correspondante qui a été inscrite dans le registre  $R_a$  ou  $R_b$  auparavant.

La première partie 1 de l'organigramme illustre la comparaison du code d'accès, c'est-à-dire de la clé A ou de la clé B à la clé mémorisée dans le registre du microprocesseur M1. Si l'appareil fonctionne en mode "délégué" la reconnaissance de la clé A entraîne le transfert vers le programme usage contrôlé tel qu'il a été établi par exemple lors de l'initialisation du programme selon la figure 3. Si l'utilisateur est le titulaire de

l'appareil, la reconnaissance de la clé B provoque le transfert vers le programme moniteur permettant l'accès à toutes les fonctions, pour la sélection de la fonction souhaitée. Lorsque la clé A ou B inscrite n'est pas identique à la clé mémorisée correspondante, l'appareil permet un certain nombre d'essais prédéterminés, par exemple trois. S'il n'y a pas de reconnaissance de clé après le troisième essai, l'appareil est désactivé ou verrouillé de la manière illustré en 2 sur la figure 4. Le sélecteur interrupteur S1 est mis au repos, ce qui entraîne la coupure du circuit d'alimentation en énergie électrique du microprocesseur M2, de l'afficheur 2 et du clavier 3. Le microprocesseur M2 est isolé par la mise à l'état "haute impédance" des registres B1 et B2 et du sélecteur commutateur S1. Les mémoires sont mises en position "sommeil". Le registre comparateur programmable B3 est activé et la clé de réactivation est transférée du registre approprié du microprocesseur M1 dans la mémoire auxiliaire du comparateur programmable B3. Le programme moniteur du microprocesseur M1 est mis en statut HALT.

La figure 5 illustre la réactivation de l'appareil. Celui-ci ne peut être remis en service que par un agent initialisateur qui est en général le distributeur l'appareil et qui est le seul à posséder la clé de réactivation. Le registre comparateur compare la clé reçue du dispositif de l'agent initialisateur au code clé de réactivation que par exemple cet agent avait inscrit initialement dans le registre  $R_i$  et qui a été transféré dans la mémoire auxiliaire du comparateur lors de la mise en sommeil du microprocesseur M1. Si le comparateur ne constate pas d'identité entre la clé reçue et la clé mémorisée, l'appareil est maintenu à l'état de désactivation au moins pendant un certain temps par exemple pour une journée. S'il y a concordance, le registre P3 émet une impulsion "redémarrage" qui réactive

ou réveille le microprocesseur M1 qui réactive à son tour l'interrupteur S2, ce qui rétablit le circuit d'alimentation en énergie électrique du microprocesseur M2, du clavier 3 et de l'afficheur 2. Le microprocesseur 5 M1 désactive le registre B3 et réactive le registre B1. Le microprocesseur M2 demande l'envoi du code d'identification de l'agent initialisateur et le microprocesseur M1 compare ce code reçu à celui précédemment mémorisé dans le registre approprié lors de 10 l'initialisation de l'appareil. Si les codes ne sont pas identiques, l'appareil reste désactivé pendant un délai de temps plus long, de par exemple 1 mois. S'il y a identité, le microprocesseur M1 remet à zéro tous ces registres internes et repositionne le programme moniteur du 15 microprocesseur M2 en position initiale, c'est-à-dire dans la position d'attente du premier code d'accès, par exemple de la clé B. L'agent initialisateur réinitialise l'appareil en introduisant, le cas échéant, notamment de nouveaux messages et codes de contrôle. Le titulaire inscrit à son tour un nouveau code d'accès B. Après ces 20 opérations, l'appareil formant chèquier électronique est à nouveau prêt à fonctionner.

R E V E N D I C A T I O N S

1. Appareil formant chèquier électronique pour réaliser des transactions financières, du type comprenant un boîtier portant un clavier notamment alpha-numérique et un dispositif d'affichage ainsi qu'un dispositif connecteur pour le raccordement à un autre appareil ou terminal de transactions financières, et enfermant un système micro-ordinateur comprenant un dispositif logique et arithmétique exécutant les opérations relatives aux transactions et impliquant un contrôle du caractère licite des transactions, une mémoire de programme stockant le programme à exécuter par le dispositif logique et arithmétique et une mémoire de données dans laquelle sont stockées les données relatives aux transactions financières, caractérisé en ce qu'il comprend des moyens de désactivation du dispositif logique et arithmétique (M2), à la suite d'un résultat de contrôle négatif, un dispositif (B3) de réactivation activable à la suite d'un tel constat et qui comporte un moyen comparateur et des moyens de mémoire associés à ce comparateur, inaccessibles à un utilisateur de l'appareil et adaptés pour stocker une clé de réactivation du dispositif logique et arithmétique (M2), ainsi que des moyens d'interface d'entrée permettant au moyen comparateur de comparer la clé de réactivation stockée à une information externe, les moyens comparateurs produisant un signal de réactivation du dispositif logique et arithmétique (M2) lorsque l'information externe est identique à la clé de réactivation.

2. Appareil selon la revendication 1, caractérisé en ce qu'il comprend une source d'alimentation en énergie électrique du système micro-ordinateur et un organe interrupteur (S2) monté dans le circuit d'alimentation en énergie électrique du dispositif logique et arithmétique (M2), et en ce que le système micro-ordinateur comprend

des moyens de commande de l'ouverture de l'interrupteur (S2) lors d'un résultat de contrôle négatif et de fermeture de cet interrupteur à la suite du signal précité produit par les moyens comparateur du dispositif de réactivation (B3).

5. Appareil selon la revendication 2, caractérisé en ce que le dispositif logique et arithmétique (M2) est formé par un microprocesseur auquel sont associés le dispositif d'affichage (2) précité, le clavier (3) précité et le dispositif connecteur (4) précité, à titre de dispositifs d'interface, et un registre (B1) de communication du microprocesseur (M2) avec le dispositif connecteur (4), et en ce que le système micro-ordinateur comprend un autre microprocesseur (M1) adapté pour commander le registre de communication (B1), l'organe interrupteur (S2) précité et l'activation du dispositif de réactivation (B3) précité.

10. Appareil selon la revendication 2, caractérisé en ce que le dispositif logique et arithmétique (M2) est formé par un microprocesseur (M1) comprend une mémoire matricielle (Mm) stockant l'ensemble des instructions de programme du système micro-ordinateur et est adapté pour générer dans la mémoire de programme (Mp), à partir des paramètres de la mémoire matricielle, des programmes d'exécution des différentes fonctions pouvant être réalisées par l'appareil.

15. Appareil selon la revendication 2, caractérisé en ce que le dispositif logique et arithmétique (M2) est formé par un microprocesseur (M1) comprend une mémoire de bibliothèque (Mb) de stockage de microprogrammes associés à des paramètres stockés dans la mémoire matricielle (Mm), et en ce qu'un sélecteur commutateur (S1) est prévu pour commuter le bus de données et d'adresse (B2) du microprocesseur (M2) vers la mémoire de programmes (Mp) et la mémoire de bibliothèque (Mb).

20. Appareil selon la revendication 2, caractérisé en ce que le dispositif logique et arithmétique (M2) est formé par un microprocesseur (M1) comprend une mémoire de bibliothèque (Mb) de stockage de microprogrammes associés à des paramètres stockés dans la mémoire matricielle (Mm), et en ce qu'un sélecteur commutateur (S1) est prévu pour commuter le bus de données et d'adresse (B2) du microprocesseur (M2) vers la mémoire de programmes (Mp) et la mémoire de bibliothèque (Mb).

25. Appareil selon la revendication 3, caractérisé en ce que le dispositif logique et arithmétique (M2) est formé par un microprocesseur (M1) comprend une mémoire de bibliothèque (Mb) de stockage de microprogrammes associés à des paramètres stockés dans la mémoire matricielle (Mm), et en ce qu'un sélecteur commutateur (S1) est prévu pour commuter le bus de données et d'adresse (B2) du microprocesseur (M2) vers la mémoire de programmes (Mp) et la mémoire de bibliothèque (Mb).

30. Appareil selon la revendication 3, caractérisé en ce que le dispositif logique et arithmétique (M2) est formé par un microprocesseur (M1) comprend une mémoire de bibliothèque (Mb) de stockage de microprogrammes associés à des paramètres stockés dans la mémoire matricielle (Mm), et en ce qu'un sélecteur commutateur (S1) est prévu pour commuter le bus de données et d'adresse (B2) du microprocesseur (M2) vers la mémoire de programmes (Mp) et la mémoire de bibliothèque (Mb).

35. Appareil selon la revendication 3, caractérisé en ce que le dispositif logique et arithmétique (M2) est formé par un microprocesseur (M1) comprend une mémoire de bibliothèque (Mb) de stockage de microprogrammes associés à des paramètres stockés dans la mémoire matricielle (Mm), et en ce qu'un sélecteur commutateur (S1) est prévu pour commuter le bus de données et d'adresse (B2) du microprocesseur (M2) vers la mémoire de programmes (Mp) et la mémoire de bibliothèque (Mb).

registres ( $R_a$  à  $R_x$ ) dont certains sont accessibles au titulaire de l'appareil et dont les autres sont inaccessibles à celui-ci, la mémoire de la clé de réactivation constituant un des registres inaccessibles.

5       7. Procédé d'utilisation de l'appareil selon l'une des revendications 1 à 6, caractérisé en ce que la clé de réactivation de l'appareil est inscrite dans le registre de réactivation ( $R_i$ ) par un agent initialisateur de l'appareil qui donne celui-ci après son initialisation au titulaire utilisateur, et que la réactivation de l'appareil est effectuée par l'agent initialisateur appliquant l'information de réactivation externe au dispositif connecteur (4).

10      8. Procédé selon la revendication 6, caractérisé en ce que l'agent initialisateur exécute après une réactivation de l'appareil, une opération de réinitialisation.

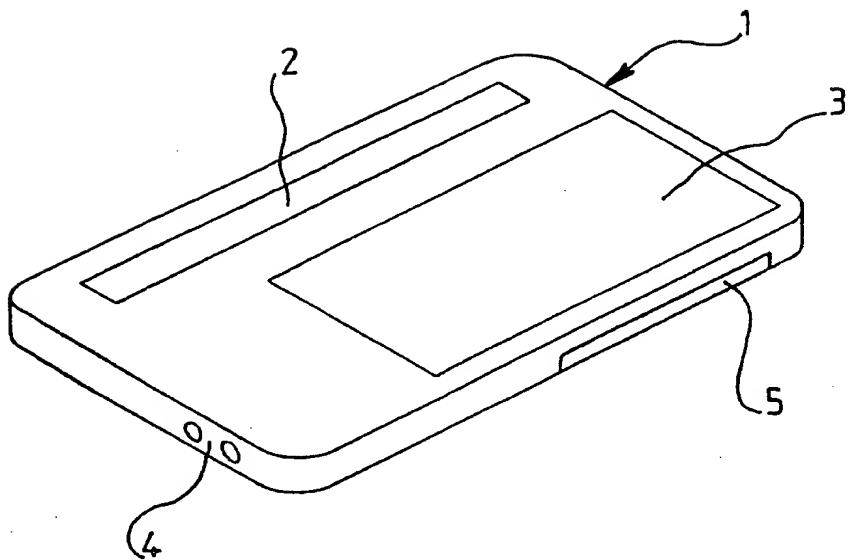
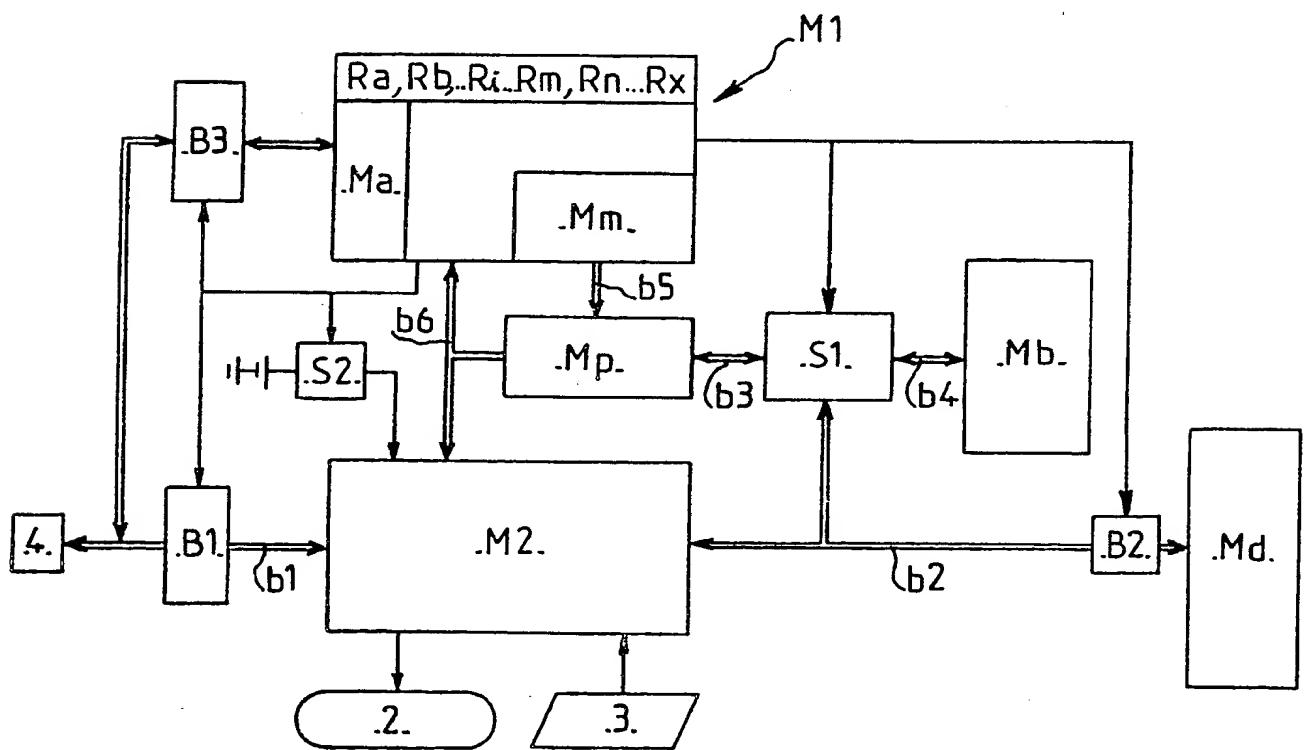
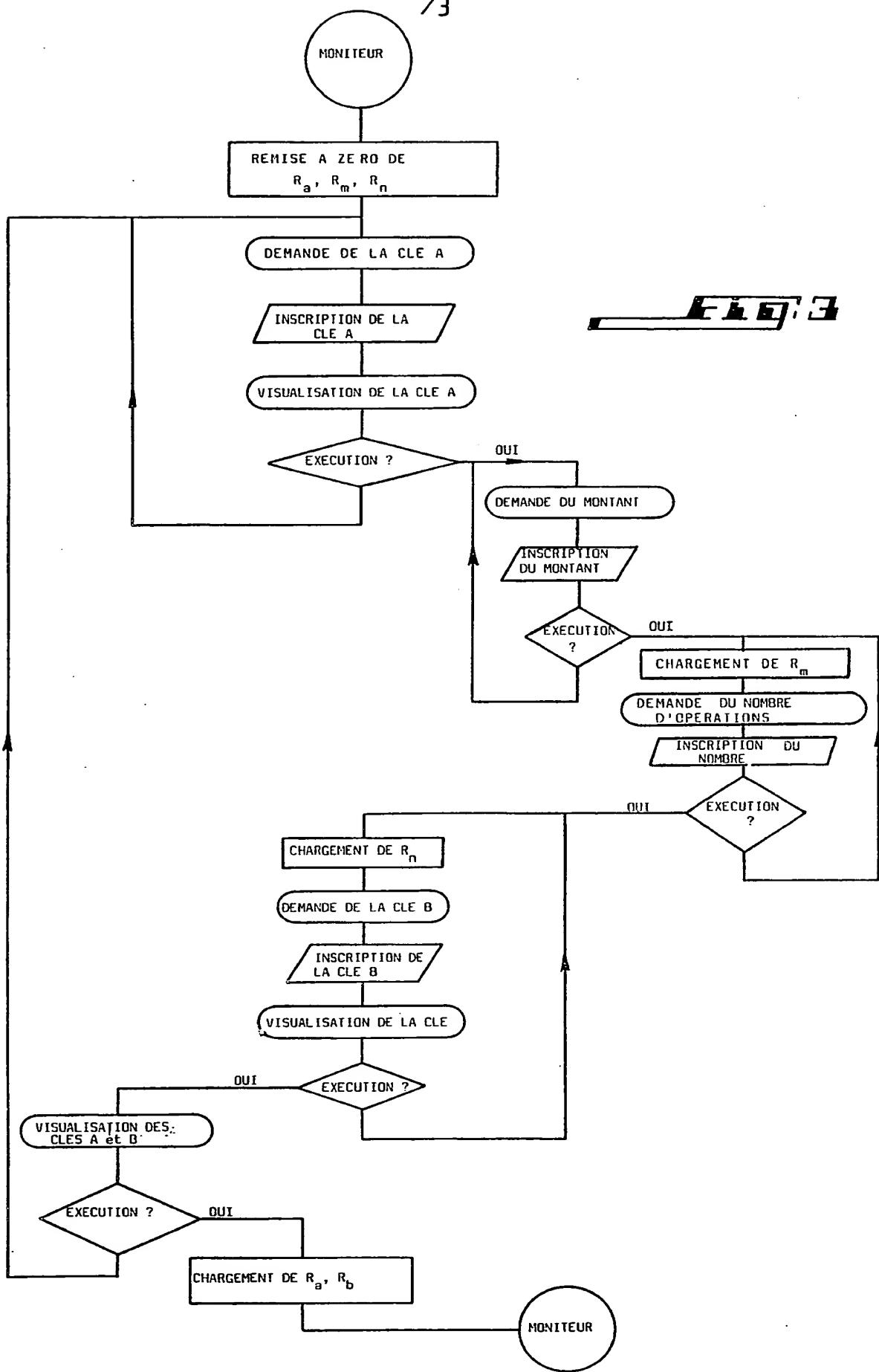


FIG. 1

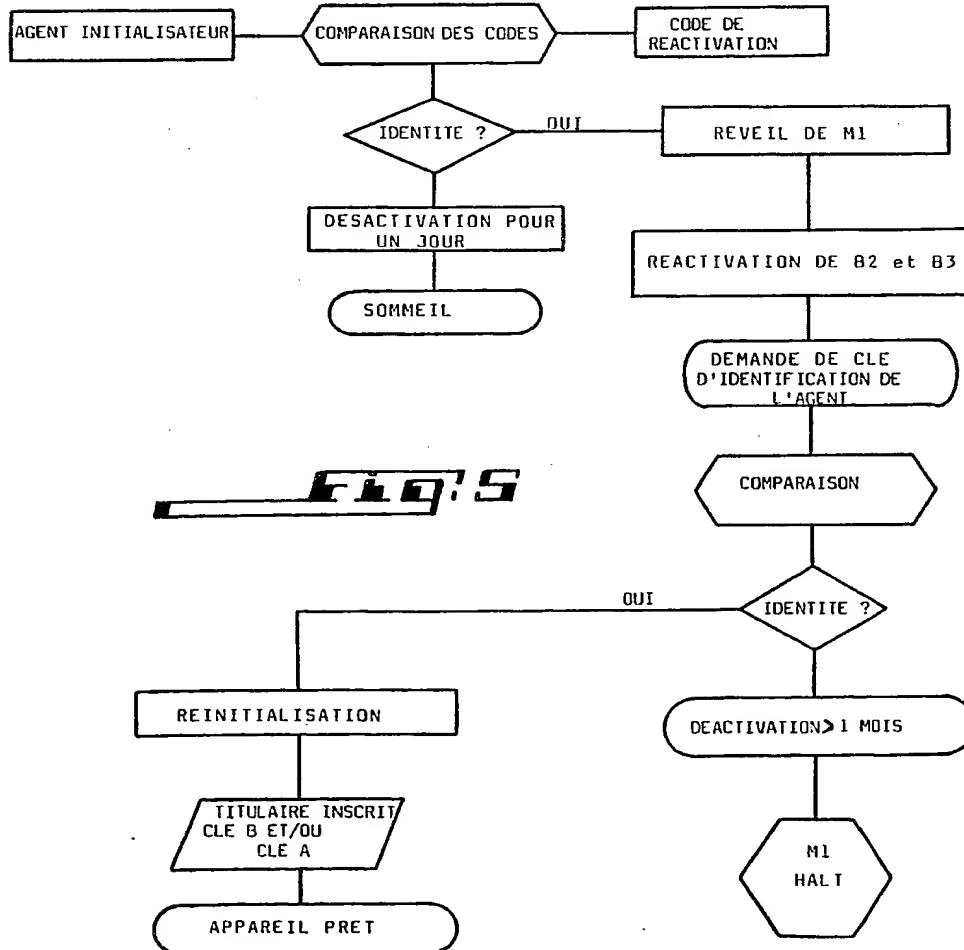
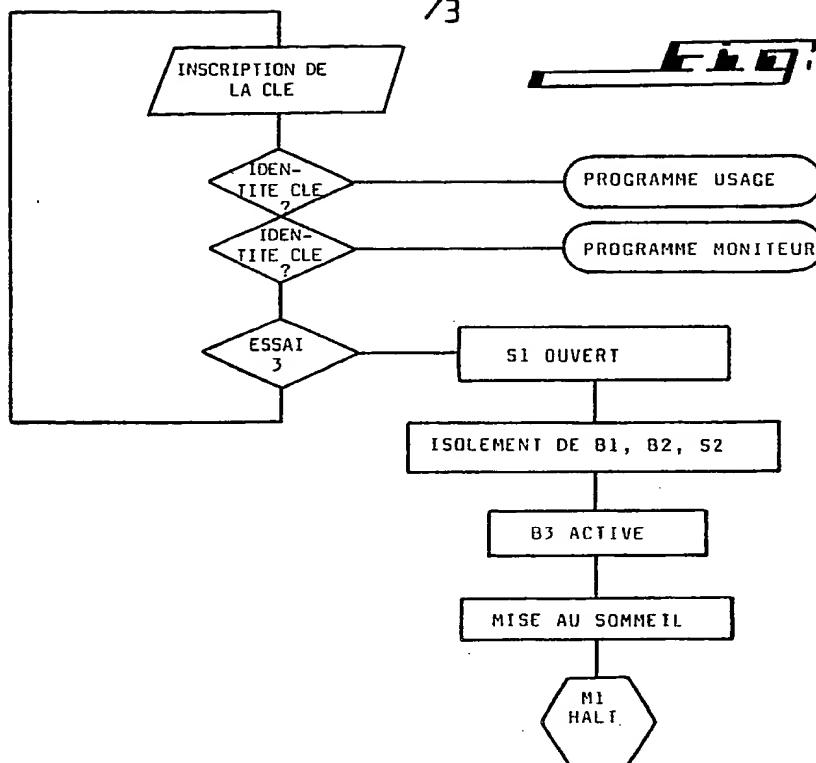
FIG. 2



2/3



3/3

~~FIG. 4~~

**INSTITUT NATIONAL  
de la  
PROPRIETE INDUSTRIELLE**

## RAPPORT DE RECHERCHE

établi sur la base des dernières revendications déposées avant le commencement de la recherche

FR 9103903  
FA 457773

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
Y	WO-A-8 605 613 (TOPPAN MOORE)	1,7
A	* le document en entier *	2-6,8
	---	
Y	FR-A-2 634 920 (WIDMER)	1,7
A	* le document en entier *	2-6,8
	---	
A	EP-A-0 018 889 (CII-HONEYWELL BULL)	1-8
	* abrégé; revendications; figures *	
	---	
A	EP-A-0 182 244 (OKI ELECTRIC INDUSTRY)	1-8
	* page 24, ligne 14 - page 33, ligne 16; revendications 1,6-3; figures 1,6,12-15 *	
	---	
A	EP-A-0 355 372 (SPA SYSPATRONIC)	1,3,7,8
	* abrégé; revendication 1; figure 2 *	
	---	
A	EP-A-0 306 892 (DETHLOFF)	4-8
	* colonne 7, ligne 1; revendications 1-3; figures 1,214,18,21 *	
	---	
A	FR-A-2 513 408 (THOMSON-CSF)	1,7
	* le document en entier *	
	---	
A	WO-A-8 703 400 (HERTZEN ET.AL.)	1
	* abrégé *	
	---	
A	US-A-4 105 156 (DETHLOFF)	1
	* le document en entier *	
	-----	
		DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
		G07F

**Date d'achèvement de la recherche**

16 DECEMBRE 1991

---

Examinateur

#### CATEGORIE DES DOCUMENTS CITES

X : particulièrement pertinent à lui seul  
Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie  
A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général  
O : divulgation non écrite  
P : document intercalaire

T : théorie ou principe à la base de l'invention  
E : document de brevet bénéficiant d'une date antérieure  
à la date de dépôt et qui n'a été publié qu'à cette date  
de dépôt ou qu'à une date postérieure.  
D : cité dans la demande  
I : cité pour d'autres raisons  
.....  
& : membre de la même famille, document correspondant

**THIS PAGE BLANK (USPTO)**